

Práctica 05

Circuitos Combinacionales 2

Objetivo

- Que el alumno entienda el concepto de sumador / restador, multiplexores, demultiplexores, codificadores y decodificadores
- Implementación de circuitos
- Uso de ALTERA para comprobar la minimización

Trabajo Previo

Material y equipo

- Tarjeta TerAsic
- Equipo PC
- Compuertas AND, OR y NOT
- Punta Lógica

Introducción¹

Sumadores

El sumador binario es la célula fundamental de todos los circuitos aritméticos, ya que mediante sumas (y complementos) es posible realizar restas, multiplicaciones y divisiones, en otras palabras, las cuatro operaciones aritméticas fundamentales se pueden realizar usando sumas.

Medio sumador y sumador completo

Un medio sumador es un sumador capaz de sumar dos datos de un sólo bit y producir un bit de acarreo de salida. La manera como realiza la suma y produce el acarreo el medio sumador se desglosa en la siguiente tabla de verdad

¹ fuente <http://lc.fie.umich.mx/~jrincon/elec3-cap7.pdf>

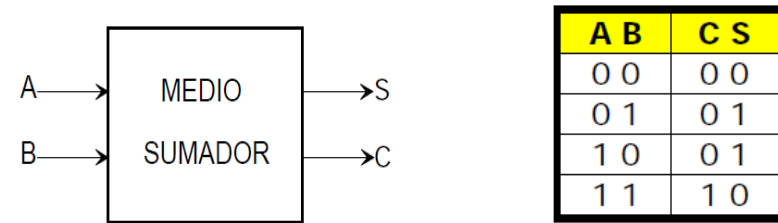


Fig. 1 Diagrama a bloque y tabla de verdad de un medio sumador

Al realizar la minimización de la tabla de verdad se obtiene una compuerta que se llama OR exclusiva, o XOR. El circuito minimizado se puede ver en la siguiente figura:

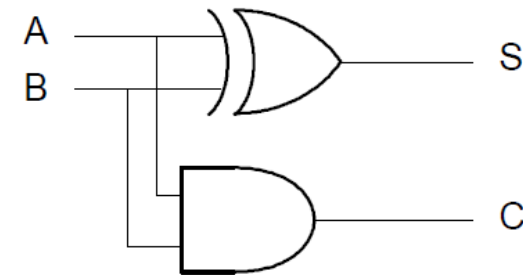


Fig. 2 Circuito del medio sumador

Sin embargo el medio sumador no puede ser interconectado con otros medios sumadores para formar un sumador más grande, por ello es necesario diseñar un sumador que admita otra entrada aparte de los datos a sumar, es decir, un sumador de 3 datos de 1 bit, éste es denominado sumador completo. En las siguientes figuras se puede ver el diagrama, la tabla de verdad y el circuito equivalente (después de la minimización) de un sumador completo.

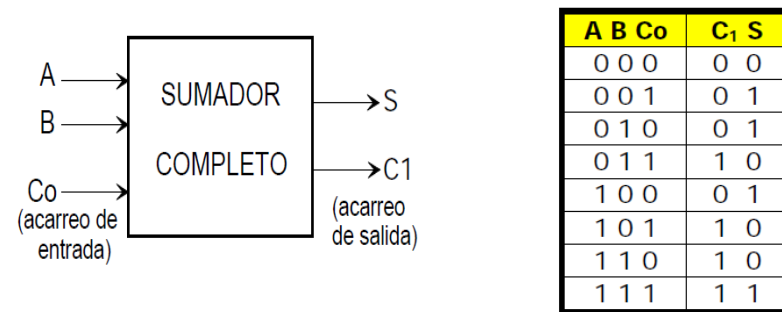


Fig. 3 Diagrama a bloque y tabla de verdad de un sumador completo

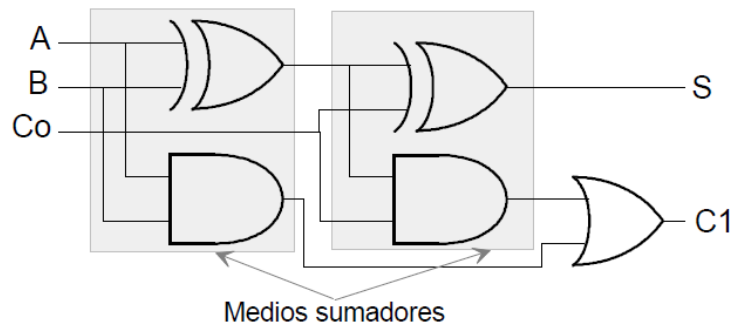


Fig. 4 Sumador completo formado por dos medios sumadores

Multiplexores, demultiplexores, codificadores y decodificadores

Codificador

Es un circuito combinacional formado por 2^n entradas y n salidas cuya función es la siguiente: cuando una sola entrada adopta un determinado valor lógico (0 o 1 , según las propiedades del circuito) las salidas representan en binario el número de orden de la entrada que adopte el valor activo. Los codificadores comerciales construidos con tecnología MSI son prioritarios, esto quiere decir que la combinación presente a la salida será la correspondiente a la entrada activa de mayor valor decimal. El diseño de un codificador se realiza como el de cualquier circuito combinacional.

Multiplexor

El objetivo principal de usar multiplexores (MUX) y demultiplexores (DEMUX) es el ahorro de líneas de comunicación, es decir, el uso de una sola línea para realizar múltiples funciones, o para conectar a través de ella múltiples fuentes de información o señales a transmitir. ¿Cómo es posible utilizar una sola línea para transmitir diversas señales de información? La respuesta está obviamente en compartir por tiempo la línea, es decir, en un momento dado sólo una de las señales puede ser transmitida. Debido a ésta característica se produce un considerable ahorro de líneas de transmisión, ya que en lugar de 2k líneas se requieren sólo k+1 líneas, este ahorro es más importante a medida que la distancia entre el mux y el demux es mayor.

Demultiplexor / Decodificador

Un demultiplexor (demux) es otro circuito MSI disponible para el diseño lógico, el cual puede ser usado en una gran variedad de aplicaciones. Existen similitudes entre un demux y un deco; para entender la diferencia entre ambos se tiene la siguiente definición:

- Un demultiplexor es un circuito que conecta la información de una línea de entrada hacia una de varias líneas de salida de acuerdo a un código de selección.

- Un decodificador simplemente habilita un cierto nivel (alto ó bajo) en una salida seleccionada entre varias por un código de selección.

Nota: Obsérvese que de acuerdo a las definiciones anteriores, un demultiplexor se convierte en un decodificador si su línea de entrada se considera fija (en alto o en bajo). Esto justifica el nombre de demultiplexor/decodificador

Procedimiento

Usando compuertas AND y OR implemente un medio sumador, y usando la punta lógica compruebe la tabla de verdad (tanto en la suma como en el acarreo). **Pregunta 1.**

Usando Compuertas AND y OR implemente un sumador completo de 1 bit y usando la punta lógica compruebe la tabla de verdad (tanto en la suma como en el acarreo). **Pregunta 1**

Usando compuertas XOR implemente un sumador de dos bits y usando la punta lógica compruebe la tabla de verdad (tanto en la suma como en el acarreo). **Pregunta 1,2.**

Usando la tarjeta Terasic simule un sumador de 4, 8 y 16 bits; obtenga la tabla de verdad, conecte la tarjeta a una Protoboard y compruebe la tabla de verdad (usando LED's o la punta lógica). **Pregunta 3**

Diseñe, implemente y programe (incluida la simulación y comprobación mediante LEDs / punta lógica) lo siguiente (Nota: puede usar compuertas o CI): **Pregunta 4.**

- Un multiplexor de 4 a 1 línea con dos líneas de selección.
- Un Codificador 8 a 3
- Un Demux 1 a 16

Cuestionario

1. Reporte la comparación entre lo teórico y lo implementado
2. Basándose en el conocimiento del sumador explique detalladamente lo necesario para diseñar un restador completo; programe un restador completo en la tarjeta Terasic y simule el comportamiento
3. Comente lo observado
4. Explique detalladamente el diseño de cada circuito