

Práctica 7

Circuitos secuenciales

Objetivo

- Introducir los conceptos de circuitos secuenciales
- Programar usando VHDL circuitos secuenciales
- Conocer el funcionamiento de un circuito temporizador

Trabajo Previo

1. Investigue el funcionamiento del CI555
2. Describa el procedimiento para obtener las tablas de verdad de los siguientes flip-flops: RS, JK, D, T
3. ¿Qué es un flip-flop esclavo – maestro?
4. ¿Cuál es la diferencia entre un disparo de canto positivo y un disparo de canto negativo?

Material y equipo

Protoboard
Punta lógica
Equipo PC
Tarjeta Terasic
Generador de Funciones con su punta

Introducción

Circuito Temporizador 555¹

El 555 es un circuito integrado que incorpora dentro de sí dos comparadores de voltaje, un flip flop, una etapa de salida de corriente, divisor de voltaje resistor y un transistor de descarga. Dependiendo de cómo se interconecten estas funciones utilizando componentes externos es posible conseguir que dicho circuito realice un gran número de funciones tales como la del multivibrador astable y la del circuito monoestable. El 555 tiene diversas aplicaciones, como: Control de sistemas secuenciales, divisor de frecuencias, modulación por ancho de pulso, generación de tiempos de retraso, repetición de pulsos, etc. En la figura 1 se muestra el diagrama del 555

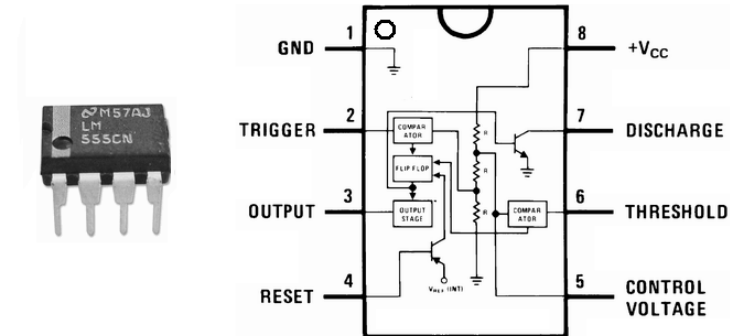


Fig. 1 Diagrama del 555

Funcionamiento:

Se alimenta de una fuente externa conectada entre sus terminales 8 (+Vcc) y 1(GND) tierra; el valor de la fuente de esta, va desde 5 V hasta 15 V de corriente continua, la misma fuente exterior se conecta a un circuito pasivo RC exterior, que proporciona por medio de la descarga de su capacitor una señal de voltaje que está en función del tiempo, esta señal de tensión es de 1/3 de Vcc y se compara contra el voltaje aplicado externamente sobre la terminal 2 (TRIGGER) que es la entrada de un comparador. La terminal 6 (THRESHOLD) se ofrece como la entrada de otro comparador, en la cual se compara a 2/3 de la Vcc contra la amplitud de señal externa que le sirve de disparo.

La terminal 5(CONTROL VOLTAGE) se dispone para producir modulación por anchura de pulsos, la descarga del condensador exterior se hace por medio de la terminal 7 (DISCHARGE), se descarga cuando el transistor (NPN) T1, se encuentra en saturación, se puede descargar prematuramente el capacitor por medio de la polarización del transistor (PNP) T2.

Se dispone de la base de T2 en la terminal 4 (RESET) del circuito integrado 555, si no se desea descargar antes de que se termine el periodo, esta terminal debe conectarse directamente a Vcc, con esto se logra mantener cortado al transistor T2 de otro modo se puede poner a cero la salida involuntariamente, aun cuando no se desee.

La salida está provista en la terminal (3) del microcircuito y es además la salida de un amplificador de corriente (buffer), este hecho le da más versatilidad al circuito de tiempo 555, ya que la corriente máxima que se puede obtener cuando la terminal (3) sea conecta directamente al nivel de tierra es de 200 mA.

La salida del comparador "A" y la salida del comparador "B" están conectadas al Reset y Set

¹ Información obtenida de <http://www.forosdeelectronica.com/tutoriales/555.htm>

del FF tipo SR respectivamente, la salida del FF-SR actúa como señal de entrada para el amplificador de corriente (Buffer), mientras que en la terminal 6 el nivel de tensión sea más pequeño que el nivel de voltaje contra el que se compara la entrada Reset del FF-SR no se activará, por otra parte mientras que el nivel de tensión presente en la terminal 2 sea más grande que el nivel de tensión contra el que se compara la entrada Set del FF-SR no se activará.

Modo Astable:

Si se usa en este modo el circuito su principal característica es una forma de onda rectangular a la salida, en la cual el ancho de la onda puede ser manejado con los valores de ciertos elementos en el diseño. Para esto debemos aplicar las siguientes formulas:

$$T_A \cong 0.7(R_A + R_B)C$$

$$T_B \cong 0.7R_B C$$

Donde T_A es el tiempo del nivel alto de la señal y T_B es el tiempo del nivel bajo de la señal. Estos tiempos dependen de los valores de R_1 y R_2 . Recordemos que el periodo es el inverso de la frecuencia; y el periodo total es igual a la suma de $T_A + T_B$. La frecuencia se puede calcular de la siguiente forma.

$$f \cong \frac{1.44}{(R_A + 2R_B)C}$$

En la siguiente figura se muestra el diagrama de conexión, así como también la señal de salida.

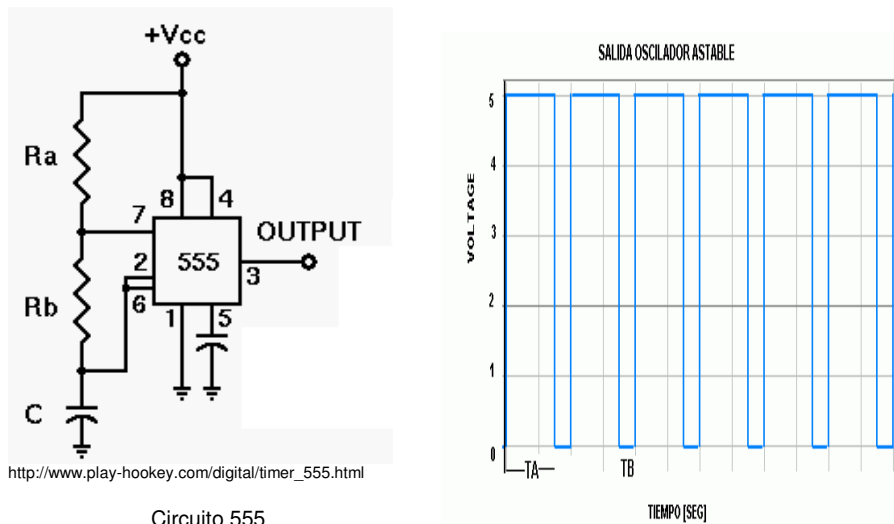


Fig. 3 555 en forma Astable

Modo Monoestable:

En este caso el timer 555 en su modo monoestable funcionará como un circuito de un disparo. Dentro del 555 hay un transistor que mantiene a C descargado inicialmente. Cuando un pulso negativo de disparo se aplica a terminal 2, el flip-flop interno se activa, lo que quita el corto de C y esto causa una salida alta (un high) en el terminal 3 (el terminal de salida).

La salida a través del capacitor aumenta exponencialmente con la constante de tiempo $t=RC$. Cuando el voltaje a través de C iguala dos tercios de V_{cc} el comparador interno del 555 se resetea el flip-flop, que entonces descarga el capacitor C rápidamente y lleva al terminal de salida a su estado bajo (low). El circuito es activado con un impulso de entrada que va en dirección negativa cuando el nivel llega a un tercio de V_{cc} . Una vez disparado, el circuito permanece en ese estado hasta que pasa el tiempo de activación; aun si se vuelve a disparar el circuito. La duración T_A del pulso está dado por la siguiente ecuación:

$$T_B = 1.1R_A C$$

En la siguiente figura se muestra el diagrama de conexión así como también la señal de salida.

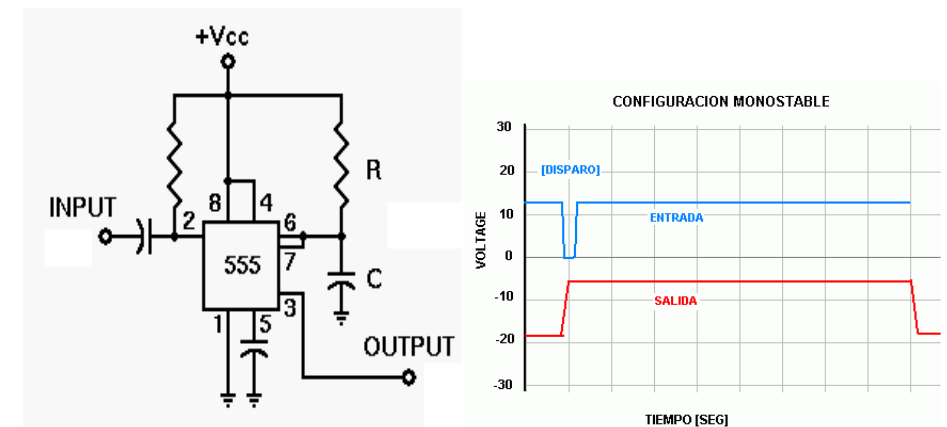


Fig. 4 555 en forma Monoestable

Flip – Flop²

Los Flip-Flop son unidades básicas de todos los sistemas secuenciales, existen cuatro tipos: el RS, el JK, el T y el D. Los últimos tres se basan del primero. Todos pueden ser de dos tipos: Flip-Flop activado por nivel, o bien Flip-Flop maestro-esclavo. El primero recibe su nombre por actuar meramente con los "niveles" de amplitud 0-1, en cambio el segundo son dos FF activados por nivel y combinados de tal manera que uno "hace caso" al otro.

Un circuito flip-flop puede mantener un estado binario indefinidamente (siempre y cuando se le este suministrando potencia al circuito) hasta que la señal de entrada cambia y, en consecuencia, se cambia de estado lógico. La principal diferencia entre varios tipos de flip-flops es el número de entradas que poseen y la manera en la cual las entradas afecten el estado binario.

Circuito básico de un flip-flop

Un flip-flop puede estar formado por dos compuertas NAND o dos compuertas NOR, en la siguiente figura se puede ver los dos ejemplos.

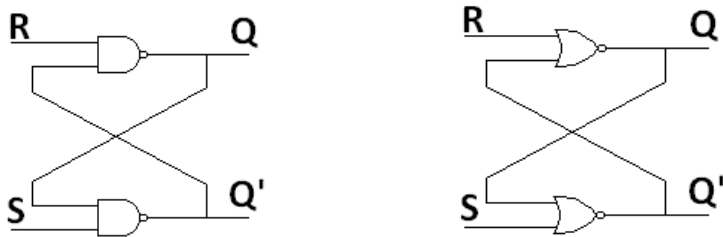


Fig. 5 Flip Flop básico RS

Cada circuito forma un flip-flop básico del cual se pueden construir uno más complicado. La conexión de acoplamiento entrecruzado de la salida de una compuerta a la entrada de la otra constituye un camino de retroalimentación. Por esta razón, los circuitos se clasifican como circuitos secuenciales asíncronos. Cada flip-flop tiene dos salidas, Q y Q' y dos entradas S (set) y R (reset). Este tipo de flip-flop se llama Flip-Flop RS acoplado directamente o bloqueador SR (SR latch). Las letras R y S son las iniciales de los nombres en inglés de las entradas (reset, set).

Flip-Flop RS: Tiene tres entradas, S (de inicio), R (reinicio o borrado) y C (para reloj). Tiene una salida Q, y a veces también una salida complementada, la que se indica con un círculo en la otra terminal de salida. Hay un pequeño triángulo en frente de la letra C, para designar una entrada dinámica. El símbolo indicador dinámico denota el hecho de que el flip-flop responde a una transición positiva (de 0 a 1) de la señal de reloj. Este tipo de circuito se puede ver en la figura 5.

Flip-flop JK: Un flip-flop JK es un refinamiento del flip-flop RS ya que el estado independiente del término RS se define en el tipo JK. Las entradas J y K se comportan como las entradas R y S para poner a uno o cero (set o reset) al flip-flop (nótese que en el flip-flop JK la entrada J se usa para la entrada de puesta a uno y la letra K para la entrada de puesta a cero). Cuando ambas entradas se aplican a J y K simultáneamente, el flip-flop cambia a su estado de complemento, esto es, si $Q=1$ cambia a $Q=0$ y viceversa. En la siguiente figura se puede ver el circuito básico de un FF JK

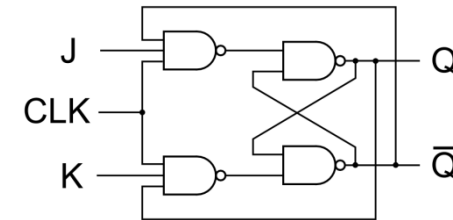


Fig. 6 Flip Flop JK

Flip-Flop T: El flip-flop T se obtiene del tipo JK cuando las entradas J y K se conectan para proporcionar una entrada única designada por T. El flip-flop T, por lo tanto, tiene sólo dos condiciones. Cuando $T = 0$ ($J = K = 0$) una transición de reloj no cambia el estado del flip-flop. Cuando $T = 1$ ($J = K = 1$) una transición de reloj complementa el estado del flip-flop. En la siguiente figura se muestra el circuito básico del FF T

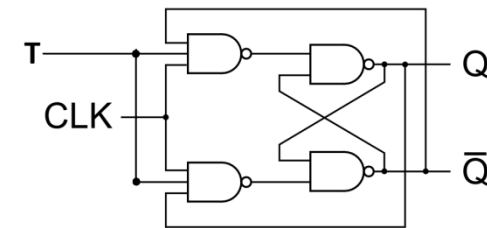


Fig. 7 Flip Flop T

Flip-Flop D: El flip-flop D (datos) es una ligera modificación del flip-flop SR. Un flip-flop SR se convierte a un flip-flop D insertando un inversor entre S y R y asignando el símbolo D a la entrada única. La entrada D se muestra durante la ocurrencia de una transición de reloj de 0 a 1. Si $D = 1$, la salida del flip-flop va al estado 1, pero si $D = 0$, la salida del flip-flop va a el estado 0. En la siguiente figura se muestra el circuito básico del FF D

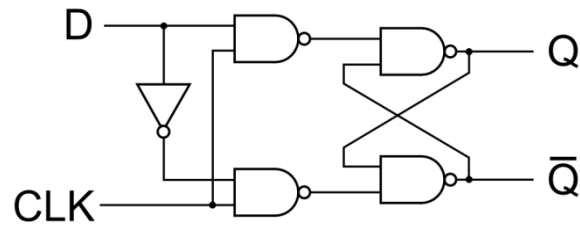


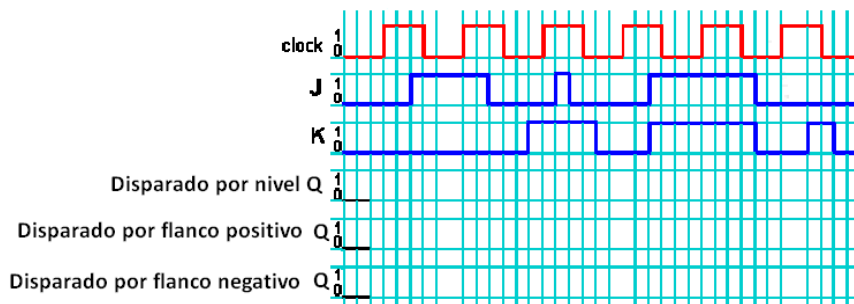
Fig. 8 Flip Flop D

Procedimiento

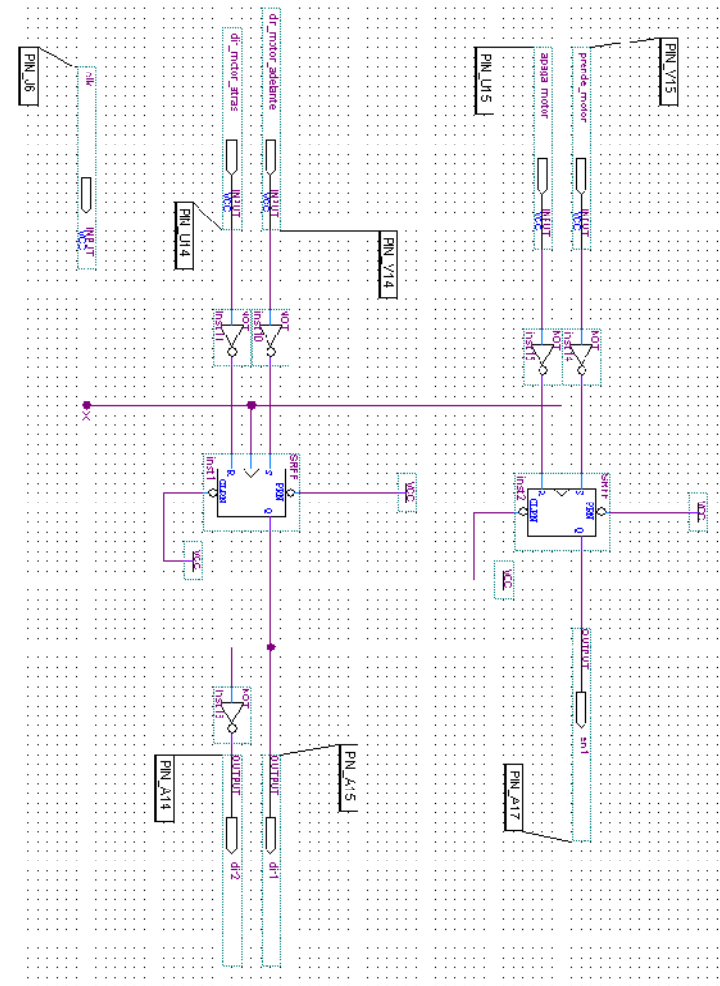
Implemente un circuito de reloj usando un 555. Una vez armado, y usando compuertas lógicas, arme los FF JK, D y T para obtener su tabla de verdad. **Pregunta 1**

Cuestionario

1. Reporte las tablas de verdad de cada FF, comparando éstas con las teóricas reportadas en el trabajo previo
2. Complete el siguiente diagrama de tiempo para un flip flop JK considerando las 3 casos diferentes:
 - a. disparado por nivel
 - b. disparado por flanco positivo
 - c. disparado por flanco negativo



3. Haga un proyecto nuevo en el sistema de desarrollo Quartus con el diseño mostrado en la siguiente figura,



Sistema que prende, apaga y determina la dirección de giro de un motor de DC.

Conecte las salidas de éste diseño, en1, dir1 y dir2, utilizando un conector proporcionado por el instructor y usando los pines indicados en la figura 1 a un protoboard, colocando leds para ver su funcionamiento. Las entradas están conectadas a los botones de la tarjeta de Altera. Conecte después las salidas a la etapa de potencia. Pruebe que el motor conectado a ésta funcione apropiadamente.